



芯驿电子科技（上海）有限公司

技术支持: support@alinx.com
 电话: 021-67676997

IP 相关信息	
相关文档	10G TCP/IP 协议栈 IP Core 用户手册
IP 提供形式	加密网表
设计语言	Verilog
开发工具	Vivado 2020.1
支持系列器件	AMD Kintex 7 AMD UltraScale AMD UltraScale+ AMD Zynq UltraScale+

产品特性

- 根据 OSI 分层模型实现符合 IEEE802.3 标准的 ARP (Address Resolution Protocol) 、IPV4、ICMP (Internet Control Message Protocol) 、TCP (Transmission Control Protocol) 协议栈
- 支持 ARP (Address Resolution Protocol) ， 用于获取或发送 MAC 地址
- 支持 ICMP (Internet Control Message Protocol) ， 用于响应 Ping 命令
- 作为 TCP (Transmission Control Protocol) 的 server， 响应 client 的建联请求、断联请求， 也可主动发起断联请求
- ARP 报文应答支持所有来查询的应答， 但只维护一个业务所用的 ARP 表
- ARP 表未建立时， 不响应建联请求
- ARP 表已建立时， 接收到配置的 TCP 监听请求后才会响应建联请求
- 10Gbps 以太网连接， 支持 TCP/IP 校验和处理， CRC 由 MAC IP 计算产生
- 基于 Xilinx 10G MAC IP 开发， 支持 MTU 高达 9000 Bytes， 最小 64 Bytes 的数据传输
- TCP 数据报文的发送、接收、应答及心跳包的维护
- TCP 传输中保序、重传、确认、快重传
- TCP 传输中基于接收和发送窗口的流量控制
- TCP 建联后， 接收到客户端 RST 报文时， 直接断开连接
- 最多支持两条 TCP 连接
- 用户接口为 AXI4 stream 接口， 协议栈利用 MAC IP 产生的时钟 156.25MHz， 10Gbps 数据总线宽度 64bit
- TCP_IP 协议栈 IP core 内部数据为 8 Bytes 对齐处理

IP 资源消耗表

器件系列	芯片型号	频率 (MHz)	CLB Regs	CLB LUTs	CLB	BRAM Tile	Design Tools
Kintex-UltraScale	XCKU040-FFVA1156-2-i	156.25	9689	9853	1989	82	Vivado2020.1

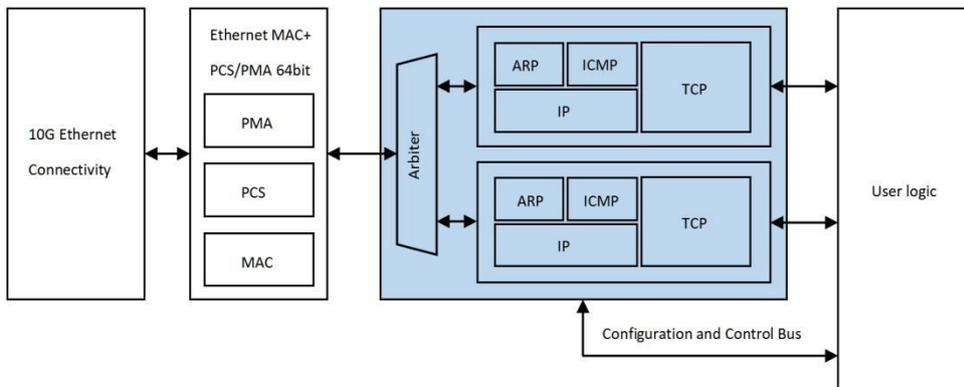
注：IP 实际逻辑资源消耗受实例化中其他逻辑资源消耗影响

应用场景

万兆以太网 10Gbit Ethernet，是一种高速网络标准，理论上的传输速率可达每秒 10Gbps (Gigabits per second)，是千兆以太网 (Gigabit Ethernet) 的十倍。这种网络标准主要适用于需要高带宽、低延迟和高速数据传输的场合，如数据中心、科研实验、高清视频传输等领域。在一些需要数据传输系统处理大量高速、实时的数据情景下，传统的数据传输方式往往无法满足需求。而万兆以太网以其高带宽和低延迟的特点，能够确保数据的快速传输和实时处理，而 TCP (Transmission Control Protocol) 协议栈更是提高了数据传输的效率和准确性。

应用结构示例图

下图展示了 TCP/IP 协议栈 IP Core 集成在系统设计中的位置：



TCP/IP 协议栈 IP Core 与用户接口、Ethernet MAC+PCS/PMA IP 接口均为标准的 AXI4-Stream 接口，其中 Ethernet MAC+PCS/PMA 可以是任何第三方的 IP，在提供的设计实例中，使用的是 Xilinx 的 10G/25G Ethernet Subsystem IP。

吞吐量一览表

MTU Sizes	TCP throughput
1496 Bytes	
9000 Bytes	